

Patent



Customer No. 31561
Application No.: 10/711,280
Docket No.10721-US-PA

JFW

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of

Applicant : Shei et al.
Application No. : 10/711,280
Filed : Sep 07, 2004
For : BUMPING PROCESS OF LIGHT EMITTING DIODE
Examiner : N/A
Art Unit : 2811

ASSISTANT COMMISSIONER FOR PATENTS
Arlington, VA22202

Dear Sir:

Transmitted herewith is a certified copy of Taiwan Application No.: 93102733, filed on: 2004/2/6.

A return prepaid postcard is also included herewith.

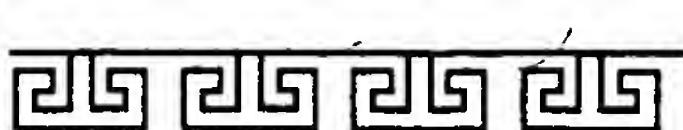
Respectfully Submitted,
JIANQ CHYUN Intellectual Property Office

Dated: March 14, 2005

By: Belinda Lee
Belinda Lee
Registration No.: 46,863

Please send future correspondence to:

**7F.-1, No. 100, Roosevelt Rd.,
Sec. 2, Taipei 100, Taiwan, R.O.C.
Tel: 886-2-2369 2800
Fax: 886-2-2369 7233 / 886-2-2369 7234
E-MAIL: BELINDA@JCIPGroup.com.tw; USA@JCIPGroup.com.tw**



中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE
MINISTRY OF ECONOMIC AFFAIRS
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，
其申請資料如下：

This is to certify that annexed is a true copy from the records of this
office of the application as originally filed which is identified hereunder.

申請日：西元 2004 年 02 月 06 日
Application Date

申請案號：093102733
Application No.

申請人：元碩光電科技股份有限公司
Applicant(s)

局長
Director General

蔡練生

發文日期：西元 2004 年 8 月
Issue Date

發文字號：09320779740
Serial No.

BEST AVAILABLE COPY

CERTIFIED COPY OF
PRIORITY DOCUMENT

申請日期：	IPC分類
申請案號：	

(以上各欄由本局填註)

發明專利說明書

一、 發明名稱	中 文	發光二極體之凸塊製程
	英 文	Bumping Process For Light Emitting Diode
二、 發明人 (共2人)	姓 名 (中文)	1. 許世昌 2. 許進恭
	姓 名 (英文)	1. HSU, SAMUEL 2. SHEU, JINN KONG
	國 籍 (中英文)	1. 中華民國 TW 2. 中華民國 TW
	住居所 (中 文)	1. 台南市青年路123號6樓之2 2. 台南縣將軍鄉將貴村70號
	住居所 (英 文)	1. 6F-2, No. 123, Ching-Nien Rd., Tainan, Taiwan, R.O.C. 2. No. 70, Jiangguei Village, Jiangyun Township, Tainan County 725, Taiwan R.O.C.
三、 申請人 (共1人)	名稱或 姓 名 (中文)	1. 元砷光電科技股份有限公司
	名稱或 姓 名 (英文)	1. South Epitaxy Corporation
	國 籍 (中英文)	1. 中華民國 TW
	住居所 (營業所) (中 文)	1. 台南科學工業園區台南縣新市鄉大順九路16號 (本地址與前向貴局申請者相同)
	住居所 (營業所) (英 文)	1. No. 16, Da-Shun 9 Rd., Hsin-Shun Hsiang, Tainan Science-Based Industrial Park, Taiwan, R.O.C.
	代表人 (中文)	1. 鄭朝元
代表人 (英文)	1. CHENG, CHAO YUAN	



四、中文發明摘要 (發明名稱：發光二極體之凸塊製程)

一種發光二極體之凸塊製程，首先提供一發光二極體晶片，而發光二極體晶片具有多個電極，接著放置一模板於發光二極體晶片上，模板具有多個開口，對應暴露這些電極，並以印刷的方式，形成多個焊料塊於這些電極上。最後掀離模板，並迴鋸這些焊料塊。其中，利用印刷來形成焊料塊的方式，其具有快速且低成本之特點，且焊料塊的成分以及厚度均可控制得宜，有助於提升後續之發光二極體晶片封裝的可靠度。

伍、(一)、本案代表圖為：第 2C 圖

(二)、本案代表圖之元件代表符號簡單說明：

30：模板

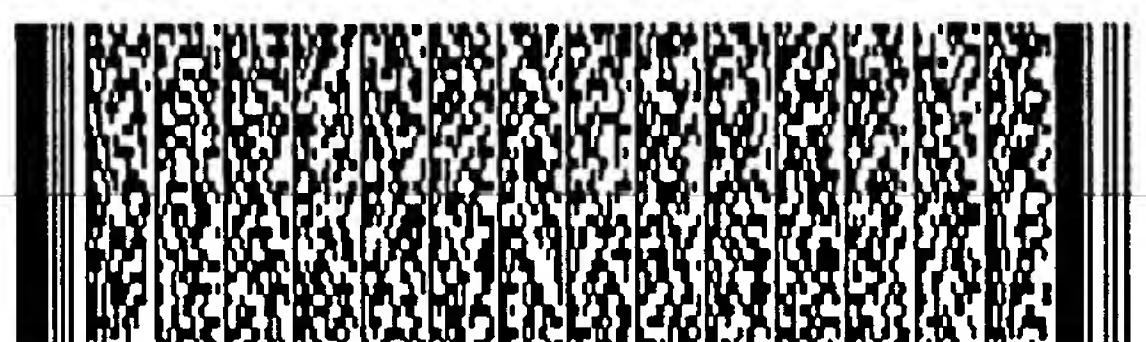
32：開口

34：焊接材料

36：刮板

六、英文發明摘要 (發明名稱：Bumping Process For Light Emitting Diode)

A bumping process for a light emitting diode (LED) is provided. At first, a LED chip with a plurality of electrodes is provided, then a moldboard having a plurality of through holes is disposed on the LED chip, and these electrodes are correspondingly exposed in these through holes, by the way of printing, a plurality of solders can be formed over these exposed



四、中文發明摘要 (發明名稱：發光二極體之凸塊製程)

202：發光二極體晶片

210：電極

230：球底金屬層

六、英文發明摘要 (發明名稱：Bumping Process For Light Emitting Diode)

electrodes. Finally, the process of lifting off the moldboard and reflowing the solder is provided. The way of printing solder is fast and the cost is lowered, and the composition and thickness of solder is under controlled to promote the reliability of follow-up LED chip package.



一、本案已向

國家(地區)申請專利

申請日期

案號

主張專利法第二十四條第一項優先權

無

二、主張專利法第二十五條之一第一項優先權：

申請案號：

無

日期：

三、主張本案係符合專利法第二十條第一項第一款但書或第二款但書規定之期間

日期：

四、有關微生物已寄存於國外：

寄存國家：

無

寄存機構：

寄存日期：

寄存號碼：

有關微生物已寄存於國內(本局所指定之寄存機構)：

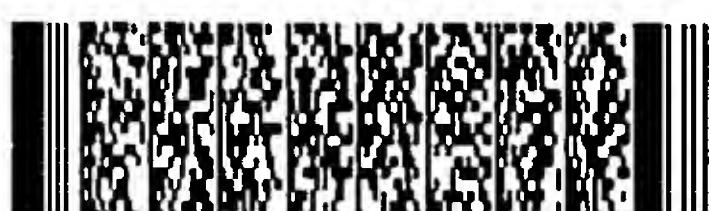
寄存機構：

無

寄存日期：

寄存號碼：

熟習該項技術者易於獲得，不須寄存。



五、發明說明 (1)

發明所屬之技術領域

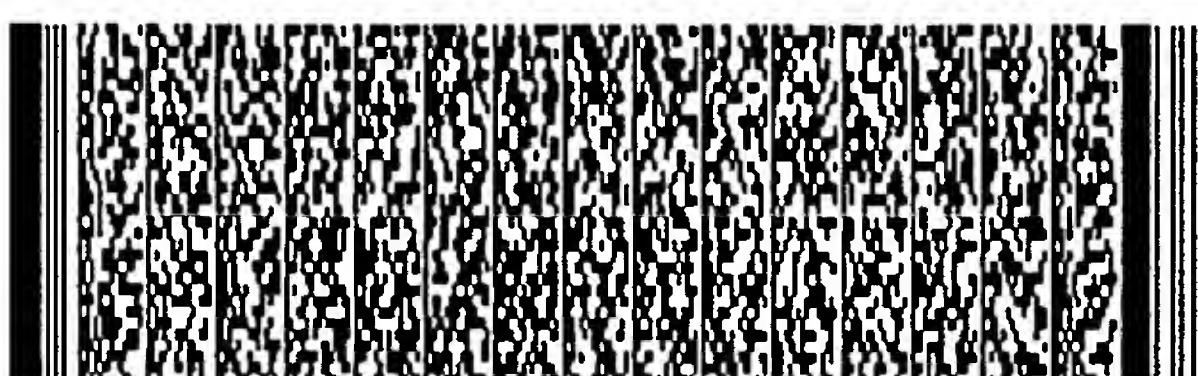
本發明是有關於一種發光二極體之製程，且特別是有關於一種運用於覆晶封裝(Flip Chip package)之發光二極體之凸塊製程。

先前技術

近年來，利用含氮化鎵的化合物半導體，如氮化鎵(GaN)、氮化鋁鎵(GaAlN)、氮化銦鎵(GaInN)等的發光二極體(LED)元件備受矚目。含氮三族化合物為一寬頻帶能隙之材料，其發光波長可以從紫外光一直含蓋至紅光，因此可說是幾乎含蓋整個可見光的波段。

以目前含氮化鎵之發光二極體元件而言，其發光效率的高低取決於下列兩大因素：(1)主動層(active layer)的量子效率以及(2)光取出效率(Light extraction efficiency)。主動層的量子效率主要係由長晶的品質以及主動層的結構設計來增加其效率，而光取出效率則主要在克服其主動層所發出的光有大部分在發光二極體內部全反射所造成的光損失。除此之外，目前以sapphire為基板之氮化鎵發光二極體，其正負電極皆配置於主動層上方之同一表面，並且正負電極所在的區域會直接遮蔽由主動層發出的光。由於目前受限於打線技術，其正負電極上之焊墊的面積必須有一最小面積，例如其直徑或寬度約 $80\text{ }\mu\text{m}$ ，以保證打線之連接強度。

承上所述，利用目前的打線技術，其正負電極勢必



五、發明說明 (2)

位於主動層上方，而主動層所發出的光仍無法克服受到正負電極遮蔽的影響。為克服此缺點，利用覆晶封裝技術將可獲得解決，其中發光二極體的正負電極上分別形成一凸塊(bump)，並利用覆晶接合的方式，以使正負電極藉由凸塊而封裝於一基板(substrate)上。由於覆晶封裝之發光二極體元件除了可提昇光取出效率之外，更具有較佳的散熱效能，使得主動層的量子效率不會因元件過熱而降低，因此利用覆晶封裝製程的氮化鎔發光二極體將成為未來的趨勢。

第1A~1H圖繪示習知一種發光二極體之凸塊製程的流程示意圖。請參照第1A圖，首先提供一晶圓100，晶圓100具有多個發光二極體晶片102，而發光二極體晶片102具有多個電極110(正、負電極)，且發光二極體晶片100之表面還形成一保護層(passivation layer)120。其中，電極110係暴露於保護層120中，而保護層120之材質可以是無機化合物，例如是由氮化矽、氧化矽或磷矽玻璃沈積所形成之保護層120；或者是由聚醯亞胺等有機化合物所形成之保護層120。

接著請參照第1B圖，利用濺鍍(Sputter)或蒸鍍(Evaporation)的方式依序形成一黏著層(adhesion layer)、一阻障層(barrier layer)以及一沾錫層(wetting layer)等三層金屬層130於發光二極體晶片100之保護層120上，其中這些金屬層130之材質可為鈦、鎢、鉻、鎳、銅、金等及該等之合金所組成之群組。

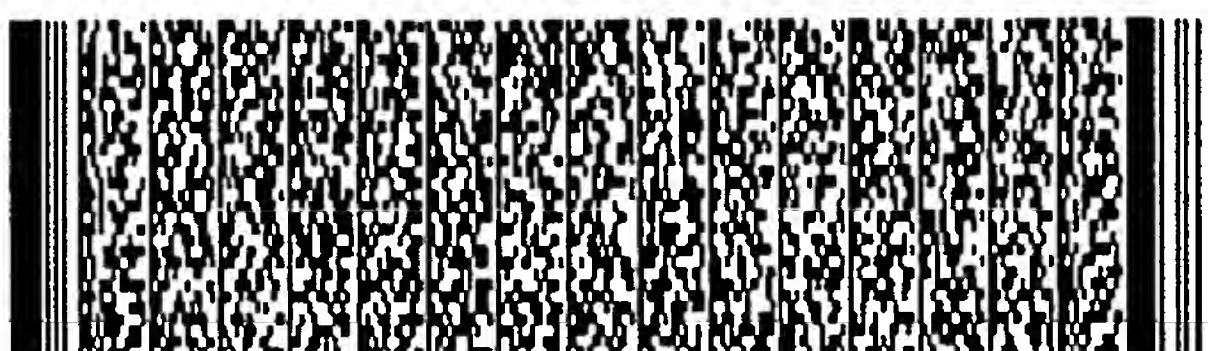


五、發明說明 (3)

接著請參照第1C及1D圖，進行微影製程，其方式係先形成一光阻(Photo Resist, PR)140於金屬層130上，然後將一光罩10放置於光阻140的上方，並透過曝光(exposure)、顯影(development)等步驟，將光罩10之圖案轉移至光阻140上，以形成多個光阻開口142於光阻140上，而光阻開口142係暴露出電極110上之金屬層130。接著請參照第1E及1F圖，利用電鍍金(Au)、錫(Sn)或鉛(Pb)等的方式分別形成一金凸塊150以及一鋅錫層152於光阻開口142中，其中金凸塊150用以增加電極110的厚度，而鋅錫層152係作為後續覆晶封裝的焊接材料。

接著請參照第1G及1H圖，將光阻140從金屬層130的表面去除，並利用乾及濕蝕刻的方式將暴露於凸塊150與凸塊150之間的金屬層130去除，而保留凸塊150底部之金屬層130。其中，每一凸塊150的底部分別具有一球底金屬層(Under Bump Metallurgic, UBM)132，並且更可藉由迴鋅(reflow)凸塊150頂部的鋅錫層152，使得金/錫或鉛/錫共熔(Au/Sn or Pb/Sn eutectic)，以利於後續覆晶封裝時，增加鋅錫層152與封裝基板(未繪示)的表面接合性。

上述利用電鍍或蒸鍍來形成凸塊的方式均在晶圓上製作而成，且凸塊的厚度通常要達到數微米，甚至數十微米。然而，以蒸鍍所形成的凸塊的成本很高，且無法有效控制凸塊的厚度以及成分。此外，以電鍍所形成之凸塊的成本雖可低於以蒸鍍所形成之凸塊的成本，但相



五、發明說明 (4)

對於蒸鍍的製程，上述第1A~1H圖所述之電鍍凸塊製程，所需耗用之製程手續、設備及人力均高，故同樣無法有効縮短凸塊製程的時間以及成本。另外電鍍凸塊製程，每一層只能電鍍單一種金屬材料，其彈性度受極大限制，無法因應未來各種封裝技術需求。

發明內容

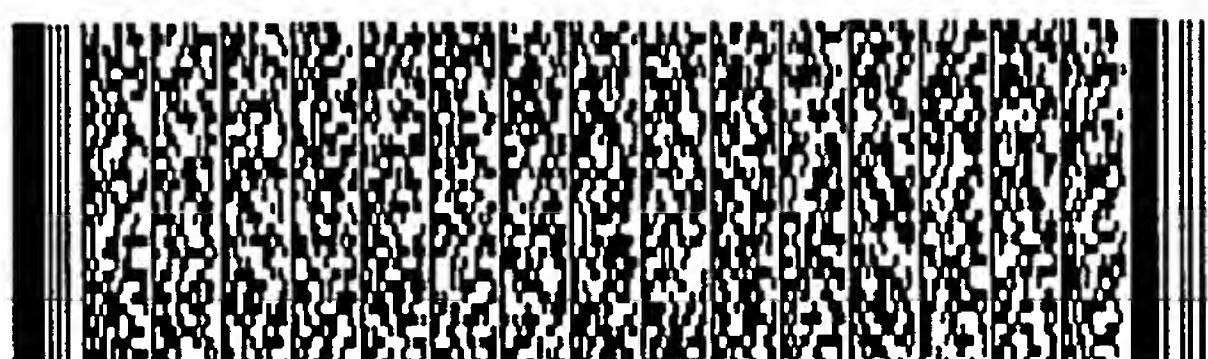
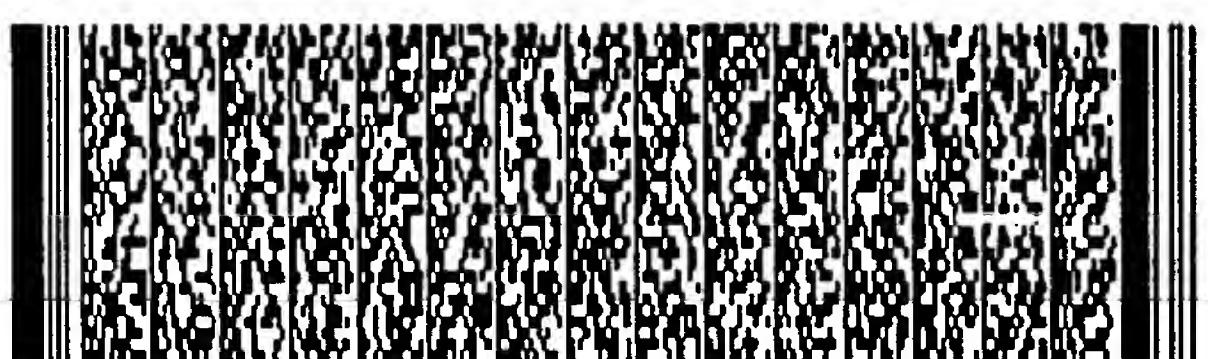
因此，本發明的目的就是在提供一種發光二極體之凸塊製程，利用網板印刷(screen printing)的方式來達成快速且低成本及多種材料選擇的凸塊製程。

為達本發明之上述目的，本發明提出一種發光二極體晶片，首先提供一片晶圓，具有多個電極，並形成一個或多個球底，這些球底以印刷的方式，形成多個焊料塊。

依照本發明的較佳實施例所述，上述於印刷前先放置一模板於晶圓上，模板具有多個開口，對應暴露出之球底金屬層，接著塗佈一焊接材料於模板上，並利

用一刮板依序將焊接材料分別填入於開口中，最後掀離模板，而焊接材料所組成之無鉛凸塊或是由錫、銀、銅及該等之合金所組成之無鉛凸塊。

本發明因採用印刷的方式來形成焊料塊，其具有快速且低成本之特點，且焊料塊的成分以及高度均可以控制得宜，有助於提昇後續之發光二極體晶片封裝的可靠



五、發明說明 (5)

度。

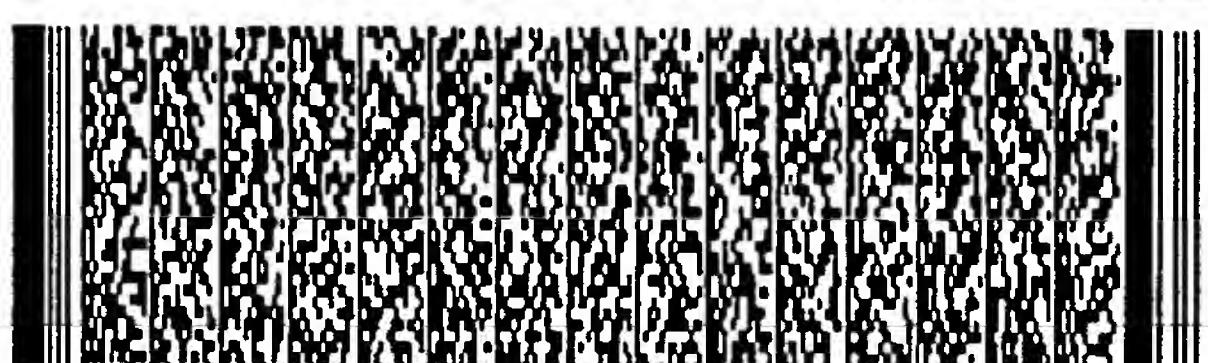
為讓本發明之上述和其他目的、特徵、和優點能更明顯易懂，下文特舉一較佳實施例，並配合所附圖式，作詳細說明如下：

實施方式

第2A~2E圖依序繪示本發明一較佳實施例之一種發光二極體之凸塊製程的流程示意圖。請參照第2A圖，首先提供一晶圓200，晶圓200具有多個發光二極體晶片202，而發光二極體晶片202具有多個電極210(正、負電極)，且發光二極體晶片202之表面還形成一保護層220。其中，電極210係暴露於保護層220中，而保護層220之材質可以是無機化合物，例如是由氮化矽、氧化矽或磷矽玻璃沈積所形成之保護層220；或者是由聚醯亞胺等有機化合物所形成之保護層220。

接著請參照第2B圖，利用無電解電鍍(Electroless plating)的方式依序形成一黏著層(adhesion layer)、一阻障層(barrier layer)以及一沾錫層(wetting layer)等三層金屬層230於晶圓200上，其中這些金屬層230之材質可為鈦、鎢、鉻、鎳、銅、金等及該等之合金所組成之群組。如此，每一電極210上具有一球底金屬層232，有助於增加後續凸塊製程的接合性。

請參照第2C圖，放置一模板30於發光二極體晶片200上，而模板30具有多個開口32，對應暴露電極210上之球底金屬層232。接著以印刷的方式，先塗佈一焊接材料34

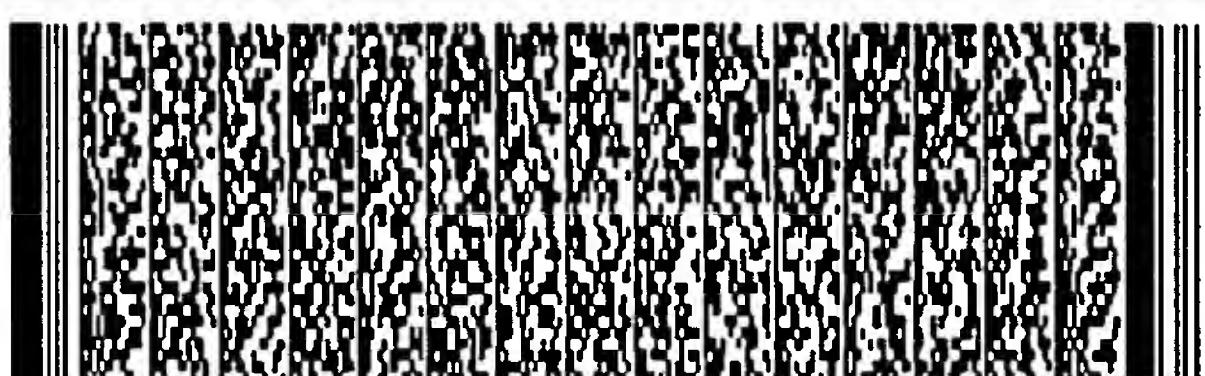


五、發明說明 (6)

於模板30上，並利用刮板36將焊接材料34依序填入於模板30之開口32中。由於焊接材料34可為錫膏(solder paste)或導電性材料，其材質例如為錫鉛合金或錫、銀、銅所組成之無鉛合金，因此最後在電極210及球底金屬層232上分別形成一焊料塊250，而焊料塊250的成分可精確控制在一定比例，以錫鉛凸塊為例，其錫鉛比可控制在63：37或95：5的範圍內。因此，利用網板印刷或鋼板印刷所形成之焊料塊250，其成分比例較優於利用蒸鍍或電鍍所形成之凸塊的成分比例。

請參照第2D圖，由於焊料塊250能緊密接合於球底金屬層232上，故當模板30掀離(lift-off)於發光二極體晶片200時，焊料塊250將可精確定位於每一電極210上，且焊料塊250的厚度可控制在與模板30的厚度相當。接著如第2E圖所示，加溫迴鋸這些焊料塊250，以使焊料塊250融熔為一球體狀，並使焊料塊250中的溶劑(solvent)因高溫而揮發，以利於後續覆晶封裝時，增加焊料塊250與封裝基板(未繪示)的表面接合性。

綜上所述，本發明之發光二極體之凸塊製程，其具有快速且低成本之特點，且焊料塊的成分以及厚度均可控制得宜，有助於提昇後續之發光二極體晶片封裝的可靠度。因此，相對於習知之蒸鍍或電鍍的凸塊製程，本發明所揭露之印刷凸塊製程，將可有效縮短發光二極體之凸塊製程的時間和成本，以及凸塊材料選擇由錫膏而定具高度彈性。



五、發明說明 (7)

雖然本發明已以一較佳實施例揭露如上，然其並非用以限定本發明，任何熟習此技藝者，在不脫離本發明之精神和範圍內，當可作些許之更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。



圖式簡單說明

第1A~1H圖依序繪示習知一種發光二極體之凸塊製程的流程示意圖。

第2A~2E圖依序繪示本發明一較佳實施例之一種發光二極體之凸塊製程的流程示意圖。

【圖式標示說明】

- 10：光罩
- 30：模板
- 32：開口
- 34：焊接材料
- 36：刮板
- 100、200：晶圓
- 102、202：發光二極體晶片
- 110、210：電極
- 120、220：保護層
- 130、230：金屬層
- 132、232：球底金屬層
- 140：光阻
- 142：光阻開口
- 150：凸塊
- 152：鋅錫層
- 250：焊料塊



六、申請專利範圍

1. 一種發光二極體之凸塊製程，至少包括：提供一晶圓，具有複數個發光二極體晶片，每一該些發光二極體晶片具有複數個電極；形成一球底金屬層於每一該些電極上；以印刷的方式，形成複數個焊料塊於該些電極上；以及迴鋸該些焊料塊。

2. 如申請專利範圍第1項所述之發光二極體之凸塊製程，其中於印刷前先放置一模板於該晶圓上，該模板具有複數個開口，對應暴露該些電極上之該球底金屬層。

3. 如申請專利範圍第2項所述之發光二極體之凸塊製程，其中於印刷時，塗佈一焊接材料於該模板上，並利用一刮板依序將該焊接材料填入於該些開口中。

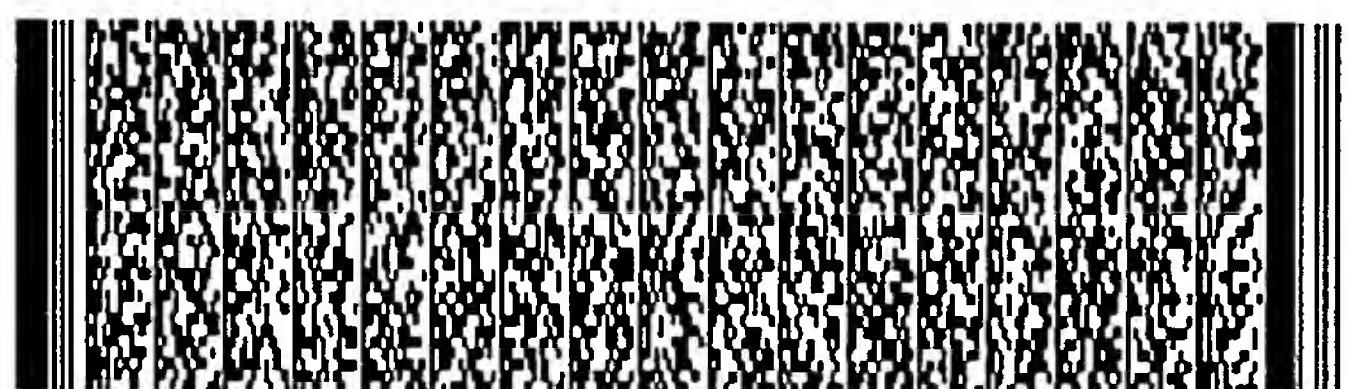
4. 如申請專利範圍第3項所述之發光二極體之凸塊製程，其中於印刷後，掀離該模板，而該焊接材料分別形成該些焊料塊。

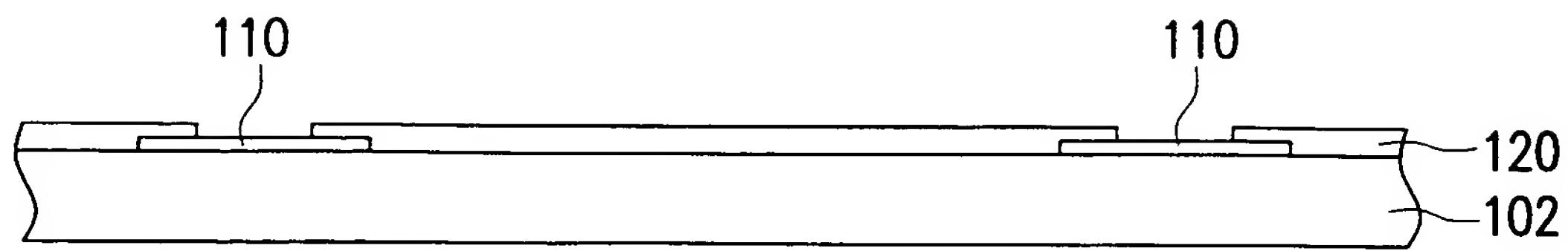
5. 如申請專利範圍第1項所述之發光二極體之凸塊製程，其中該些焊料塊係為錫鉛凸塊。

6. 如申請專利範圍第1項所述之發光二極體之凸塊製程，其中該些焊料塊係選自於錫、銀、銅及該等之合金所組成之群組。

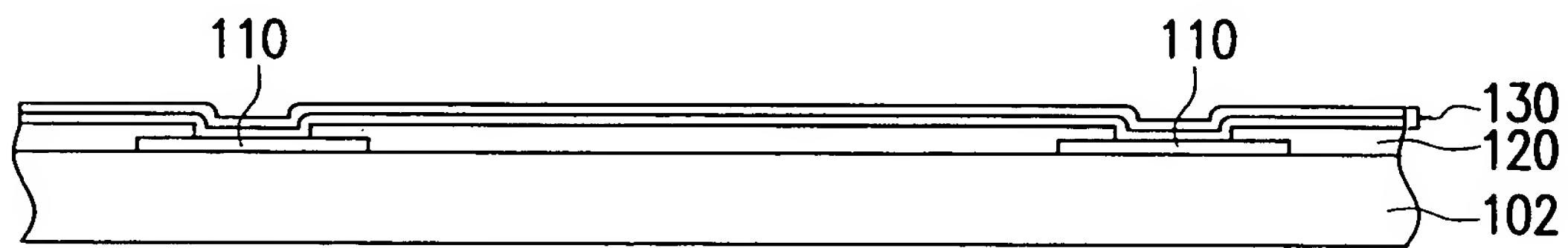
7. 如申請專利範圍第1項所述之發光二極體之凸塊製程，其中形成該球底金屬層的方式包括無電解電鍍。

8. 如申請專利範圍第1項所述之發光二極體之凸塊製程，其中該球底金屬層係選自於鈦、鎢、鉻、鎳、銅、金及該等之合金所組成之群組。

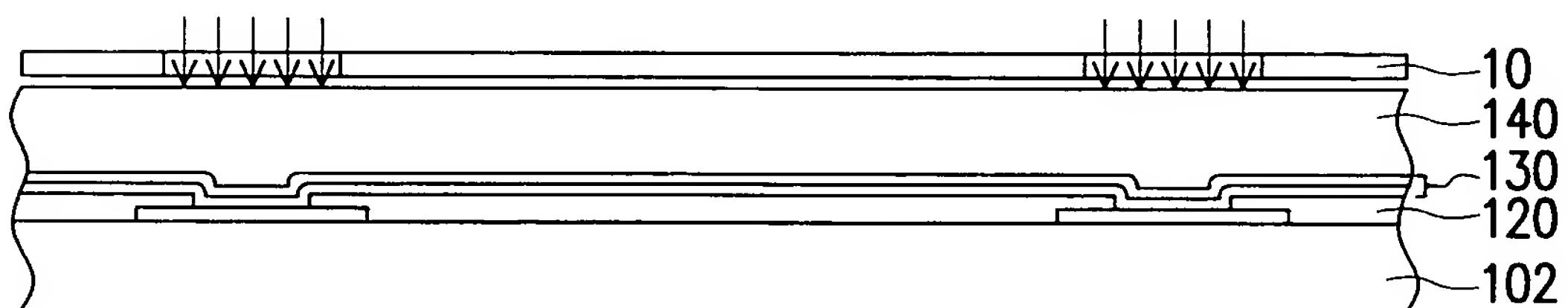




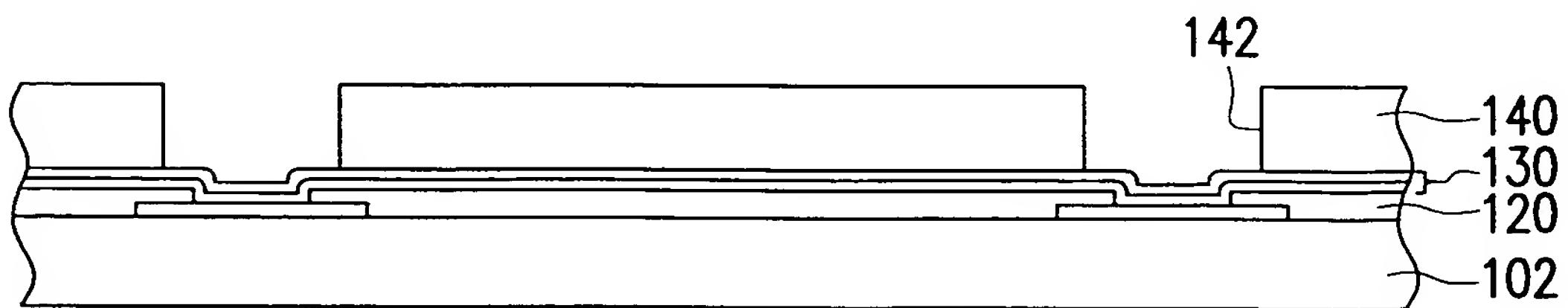
第 1A 圖



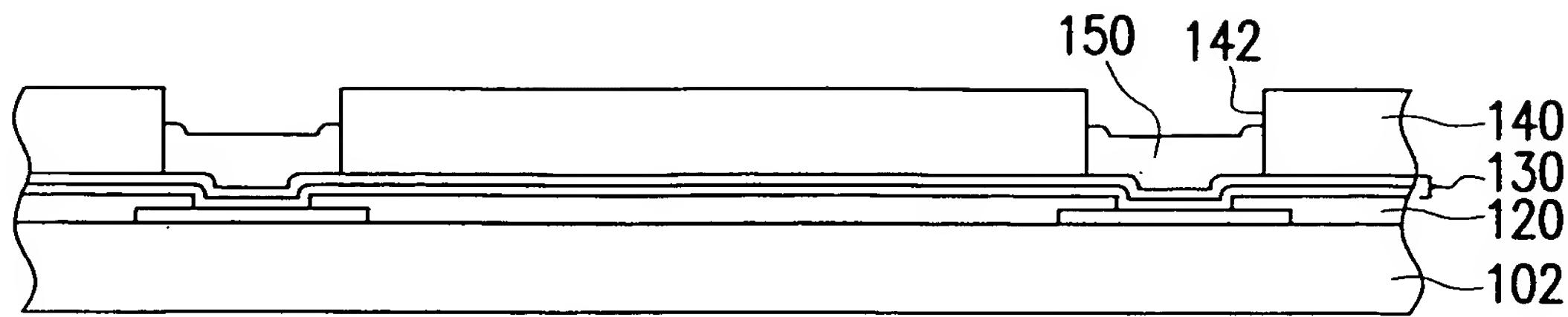
第 1B 圖



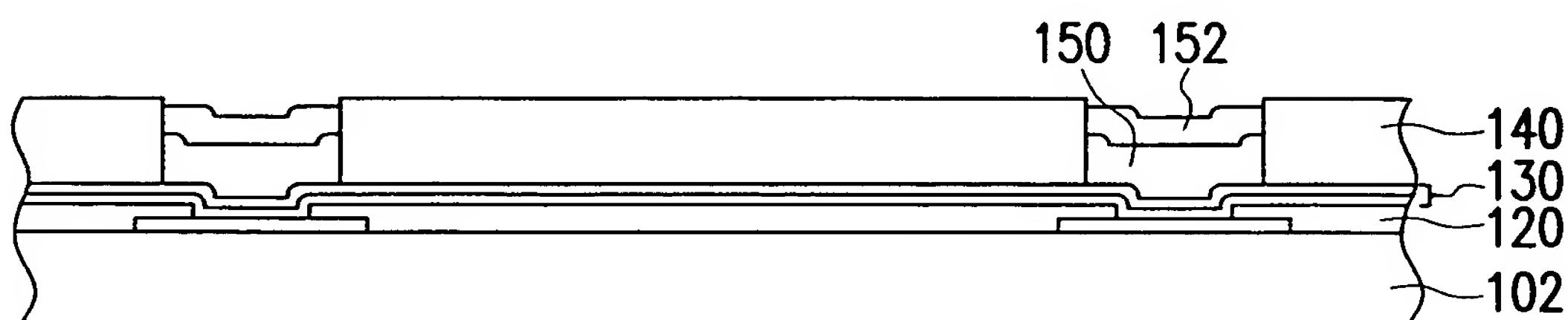
第 1C 圖



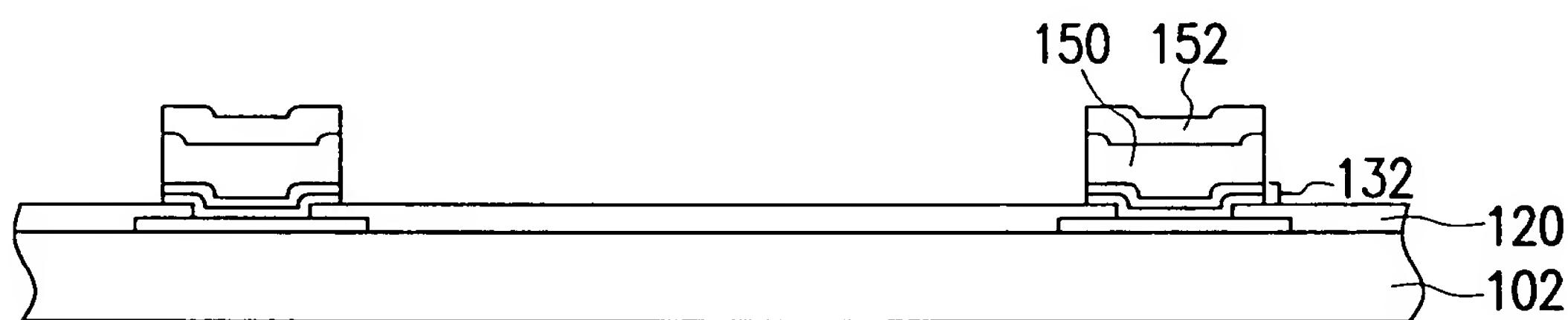
第 1D 圖



第1E圖



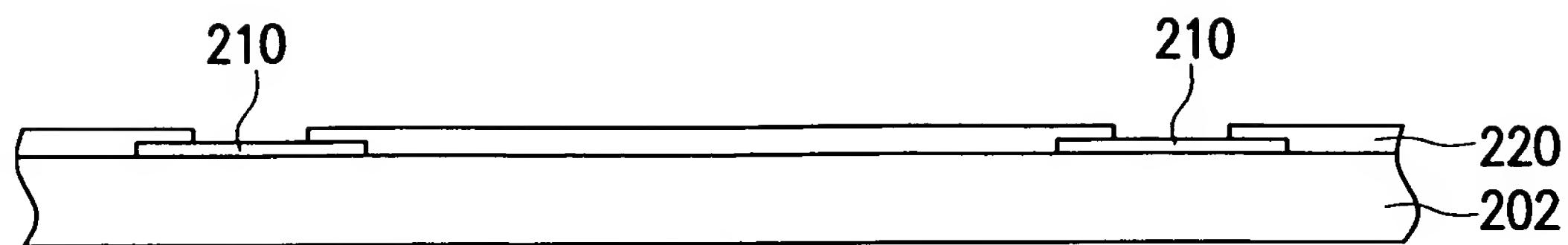
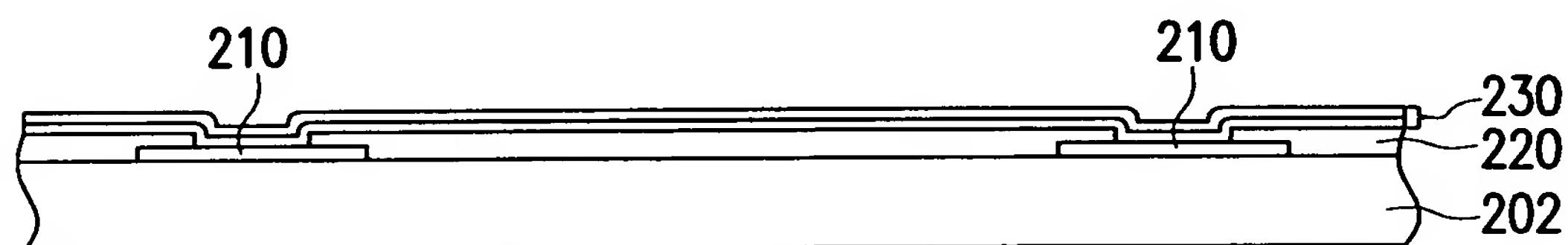
第1F圖



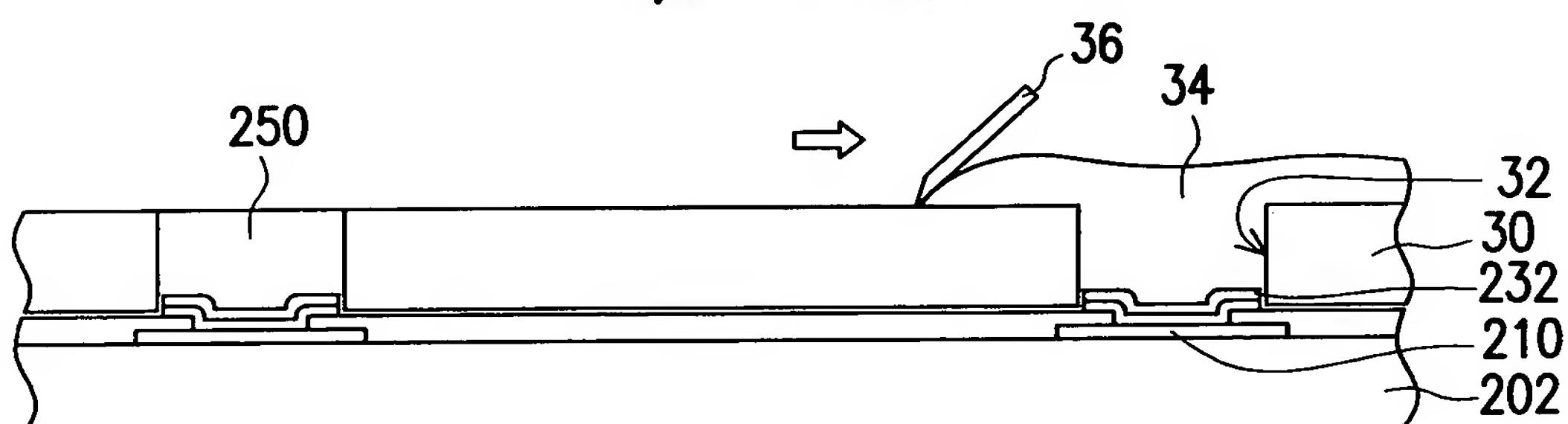
第1G圖



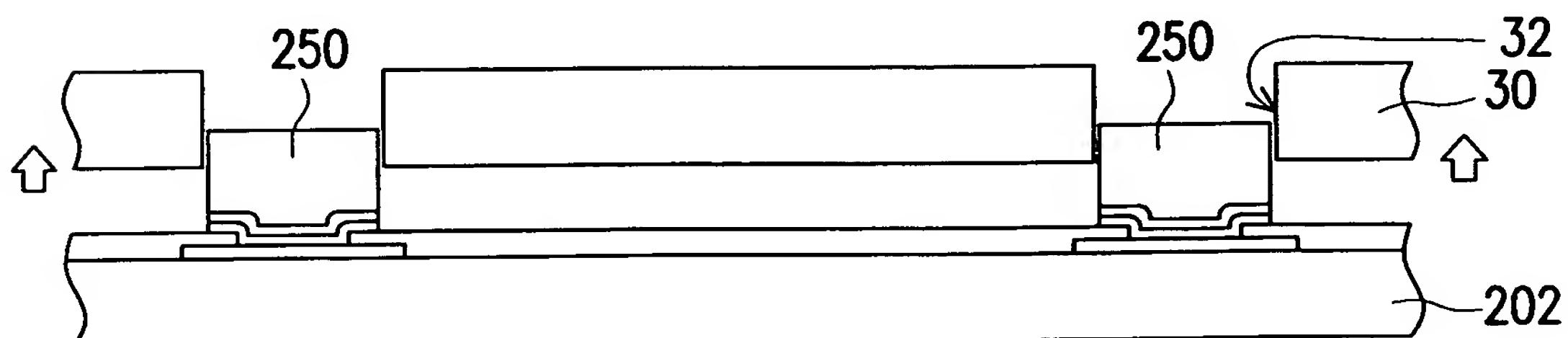
第1H圖

第 2A 圖 200

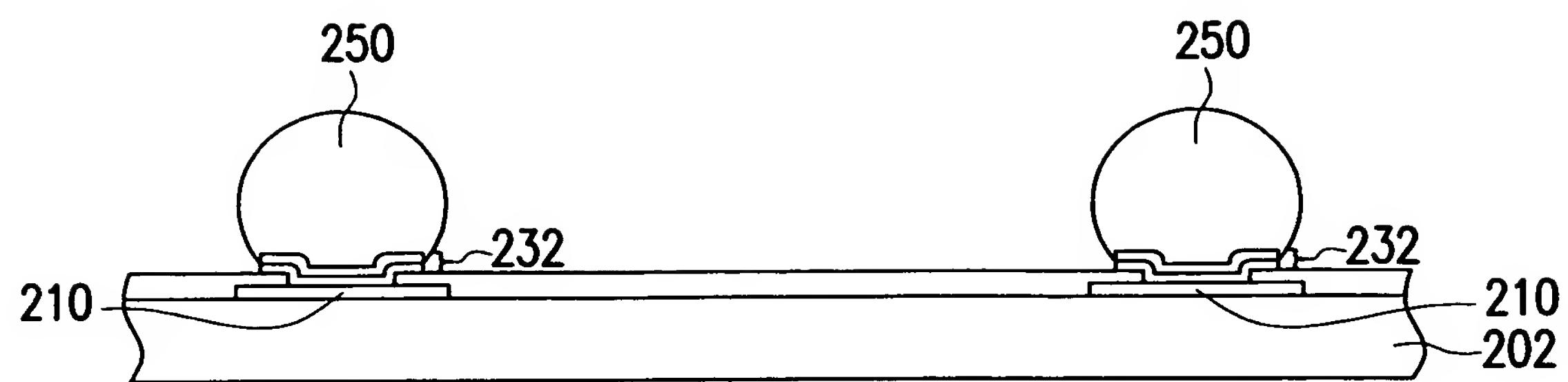
第 2B 圖



第 2C 圖

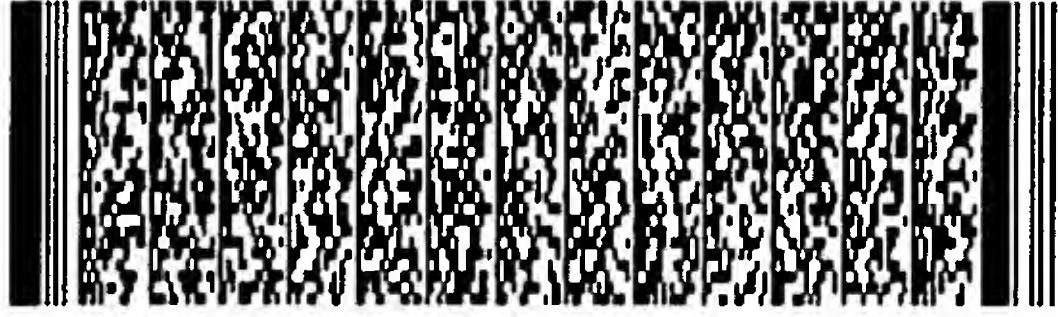


第 2D 圖

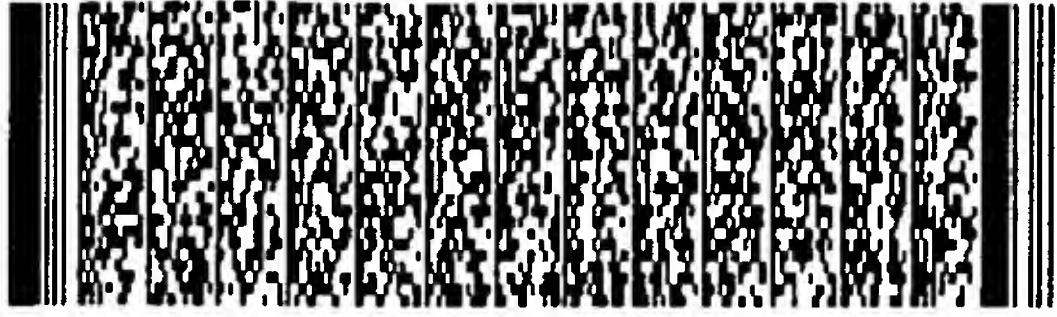


第2E圖

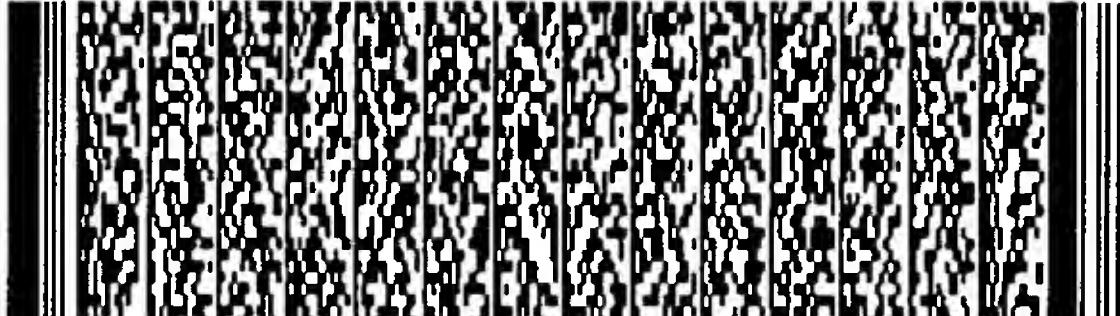
第 1/13 頁



第 1/13 頁



第 2/13 頁



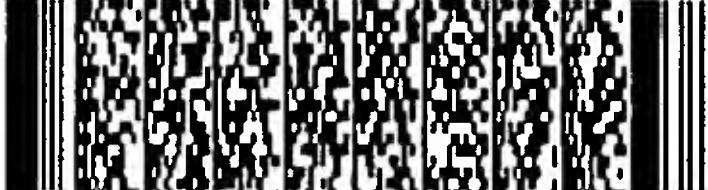
第 2/13 頁



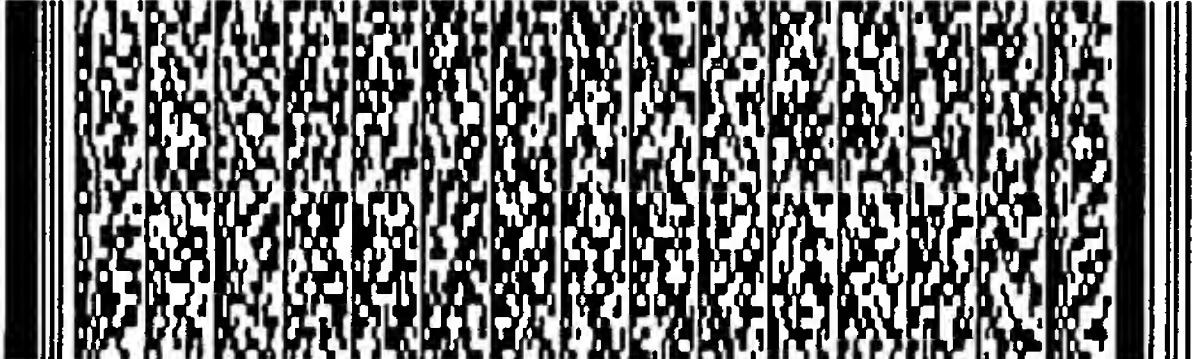
第 3/13 頁



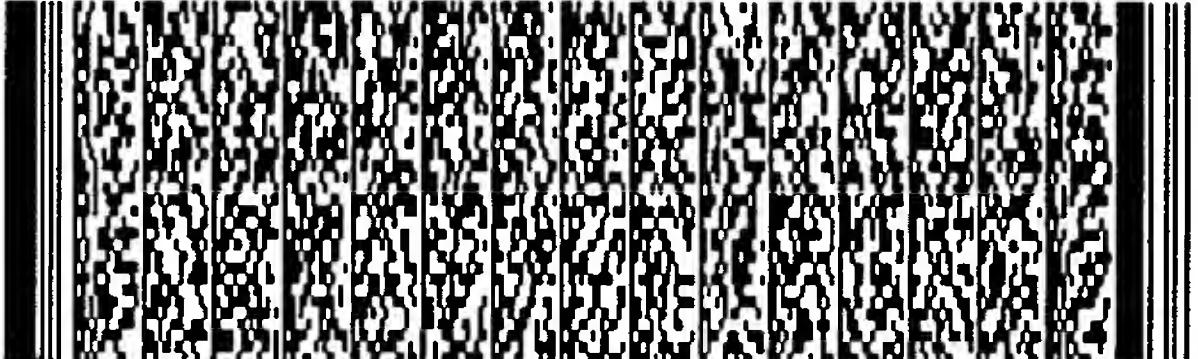
第 4/13 頁



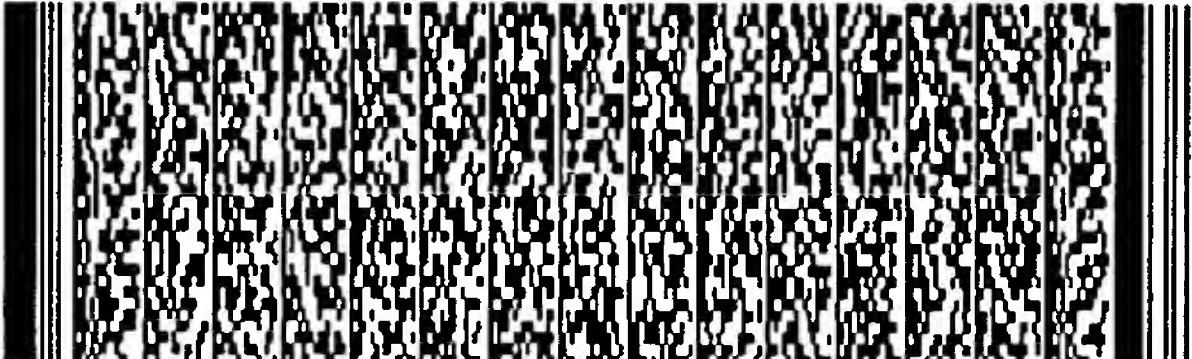
第 5/13 頁



第 5/13 頁



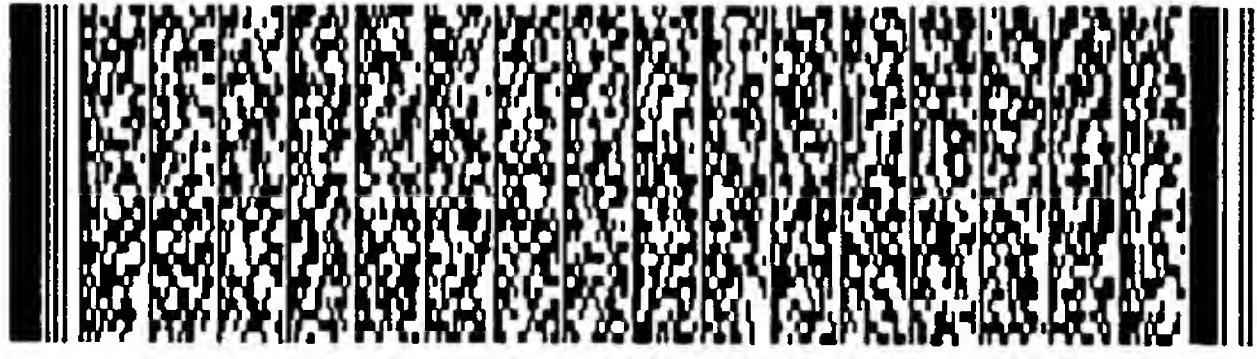
第 6/13 頁



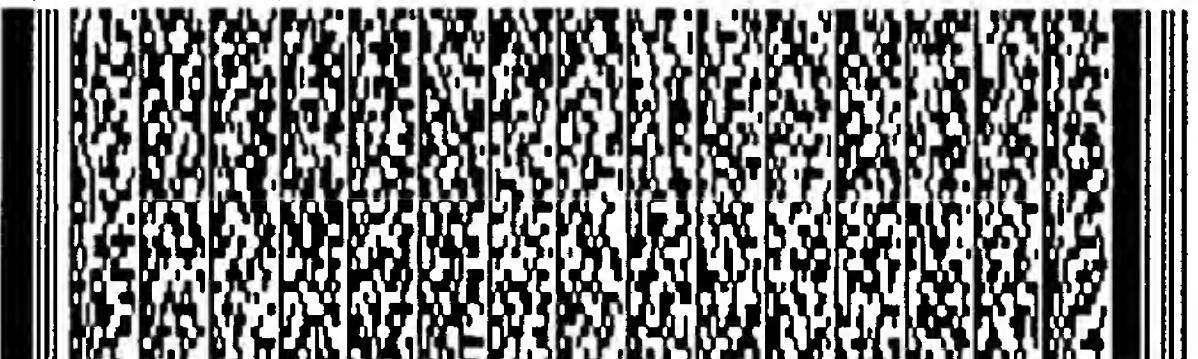
第 6/13 頁



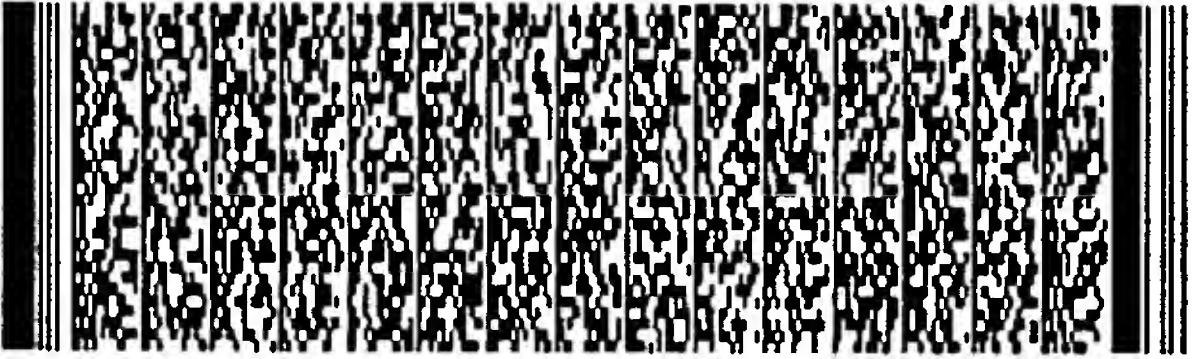
第 7/13 頁



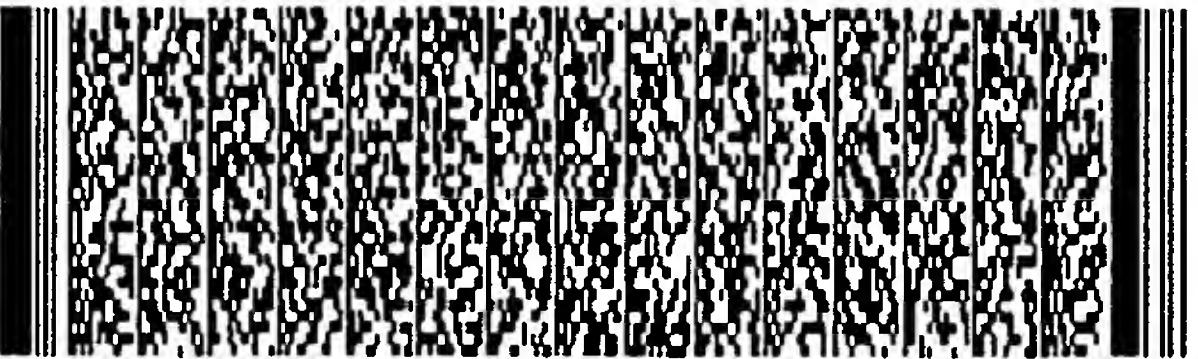
第 7/13 頁



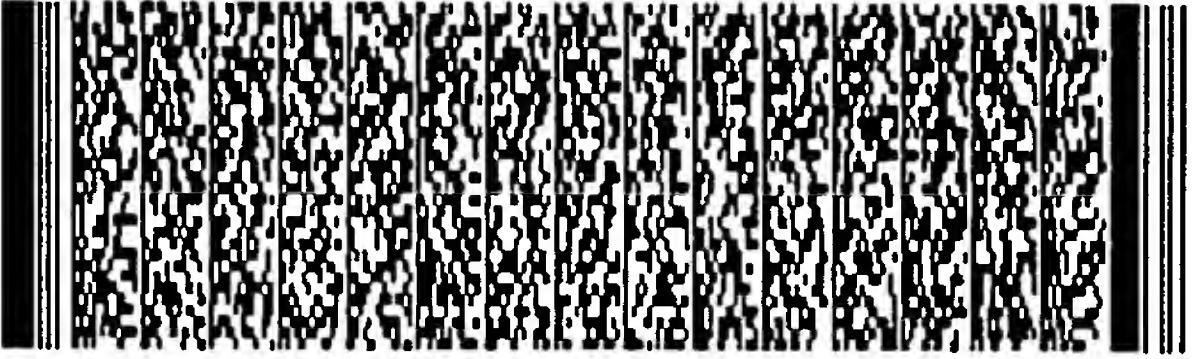
第 8/13 頁



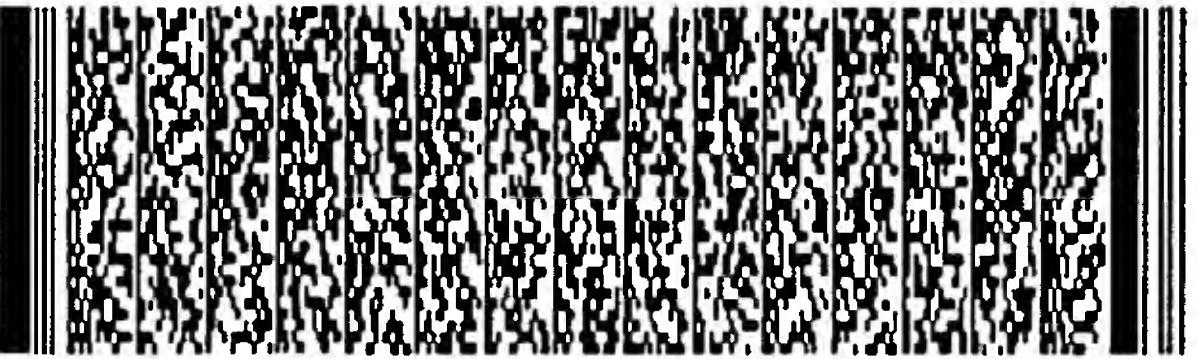
第 8/13 頁



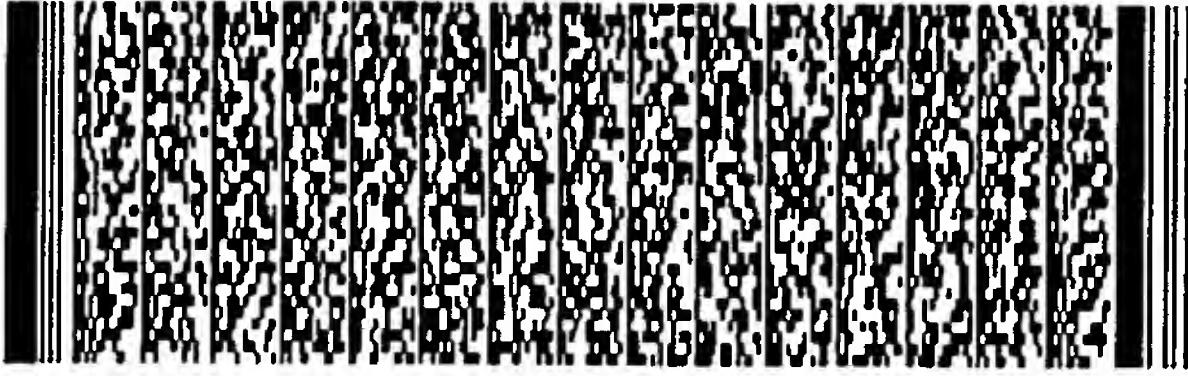
第 9/13 頁



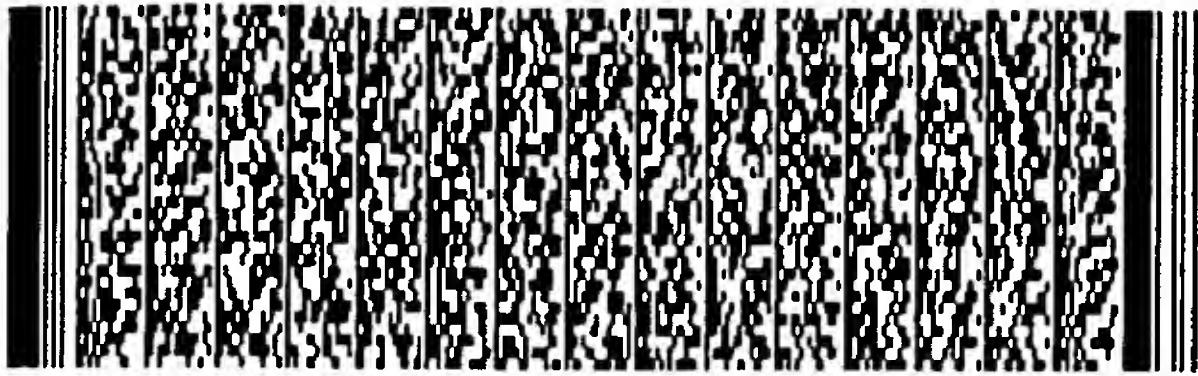
第 9/13 頁



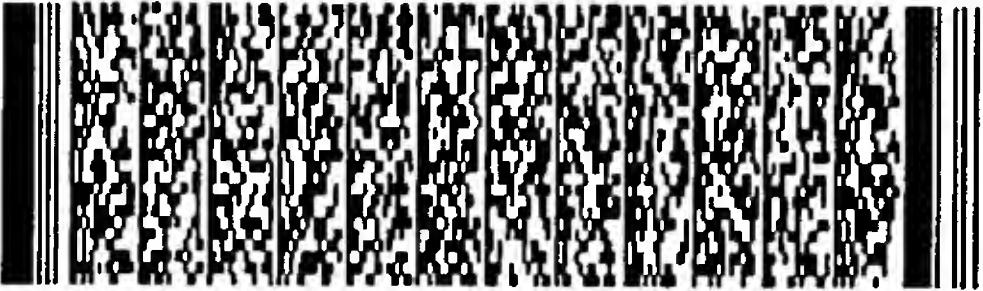
第 10/13 頁



第 10/13 頁



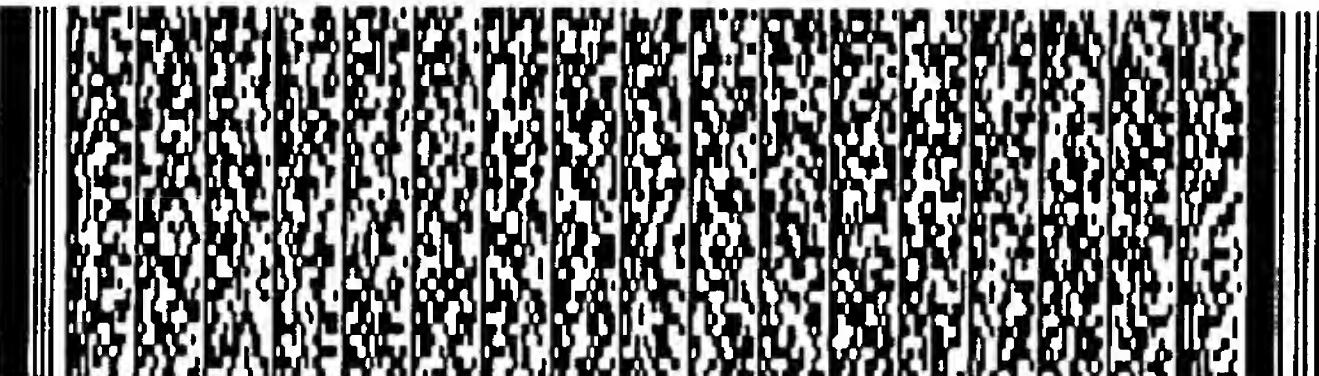
第 11/13 頁



第 12/13 頁



第 13/13 頁



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- BLACK BORDERS**
- IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- FADED TEXT OR DRAWING**
- BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- SKEWED/SLANTED IMAGES**
- COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- GRAY SCALE DOCUMENTS**
- LINES OR MARKS ON ORIGINAL DOCUMENT**
- REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- OTHER: Bar Code**

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.